

PTO 94-3295

Japan, Kokai  
01-187814

METHOD FOR MANUFACTURING A THIN-FILM SEMICONDUCTOR DEVICE  
[Usumaku Handotai Sochi no Seizo Hoho]

Takashi Aoyama, Yoshiaki Okajima, Yoshihiko Koike

UNITED STATES PATENT AND TRADEMARK OFFICE  
Washington, D. C. June, 1994

Translated by: Schreiber Translations, Inc.

Country : Japan

Document No. : 01-187814

Document Type : Kokai

Language : Japanese

Inventors : Takashi Aoyama  
Yoshiaki Okajima  
Yoshihiko Koike

Applicant : Hitachi, Ltd.

IPC : H 01 L 21/265  
29/78

Application Date : January 22, 1988

Publication Date : July 27, 1989

Foreign Language Title : Usumaku Handotai Sochi no  
Seizo Hoho

English Title : METHOD FOR MANUFACTURING  
A THIN-FILM SEMICONDUCTOR  
DEVICE

## Specification

/1<sup>1</sup>

1. Title of the Invention: METHOD FOR MANUFACTURING A THIN-FILM SEMICONDUCTOR DEVICE

2. Claims

1. A method for manufacturing a thin-film semiconductor device with the following characteristics: in a method for manufacturing a thin-film semiconductor device which possesses an insulating substrate and a semiconductor layer which has been formed above said insulating substrate, the following processes are implemented: a process whereby an impurity atom is introduced into said semiconductor layer in a plasmatized state, a process whereby hydrogen atoms which are introduced together with said impurity atom are removed by means of a thermal treatment, and a process whereby the impurity introduced into said semiconductor layer are activated by irradiating a laser beam on the surface of said semiconductor layer.

2. The method for manufacturing a thin-film semiconductor device specified in Claim 1 wherein the wavelength of said laser beam corresponds to the ultraviolet region.

3. The method for manufacturing a thin-film semiconductor device specified in Claim 1 or 2 wherein said laser beam is a pulsed laser beam.

3. Detailed explanation of the invention

(Industrial application fields of the invention)

The present invention concerns a method for manufacturing a

---

<sup>1</sup>Numbers in the margin indicate pagination in the foreign text

thin film semiconductor device. More specifically, the present invention concerns a method for manufacturing a thin-film semiconductor device which is ideal for an active matrix-type display.

(Prior art of the invention)

As far as conventionally-known methods for manufacturing polycrystalline silicon (abbreviated as "Poly-Si") thin-film semiconductor devices (abbreviated as "TFT") which are used for active matrix-type displays are concerned, impurity atoms are introduced into a semiconductor layer by the ion implantation method, and after a thermal activating treatment has subsequently been performed at approximately 600°C, source and drain regions are formed, as is noted in Nikkei Electronics, September 10, 1984, pp. 210+.

In order to improve the display quality in the aforementioned display which utilizes the TFT which has been formed by the ion implantation method, it is necessary to reduce the thickness of the Poly-Si film for the purpose of lowering the leak current in the direction opposite the TFT.

In a case where the thickness of the Poly-Si film is reduced, it is necessary to form shallow junctions in source and drain regions. If the thickness of the Poly-Si film is reduced to approximately 500 Å or less, however, impurity atoms transgress the semiconductor layer, and as a result, it is impossible to form a table junction. /2

As far as novel impurity introduction techniques which can

replace the ion implantation method are concerned, the laser dope method, which is mentioned in IEEE Electron Device Letter, EDL-6 (1985), p. 291, and the plasma dope method, which is mentioned in Japanese Patent Disclosure No. Tokkai Sho 61[1986]-14762, have been investigated.

(Problems to be solved by the invention)

In the laser dope method, a semiconductor substrate is placed in a gas which contains an impurity to be doped, and after said semiconductor layer [sic] has been melted by irradiating a laser beam from above, the impurity atoms adsorbed on the semiconductor surface are doped into the semiconductor.

A shallow junction can be formed in this laser dope method, but in this case, it is not necessarily possible to introduce sufficient quantities of impurity atoms to the semiconductor substrate surface, and as a result, it is impossible to obtain a sheet with a low resistance level.

In the plasma dope method, on the other hand, a gas which contains an impurity to be doped is plasmatized by using a high frequency or DC bias, and as a result, the impurity atoms are doped into the semiconductor.

In this plasma dope method, the quantities of the impurity atoms introduced to the semiconductor are far larger than those in the laser dope method. In said plasma dope method, however, it is impossible to fully activate the impurity atoms at a thermal treatment temperature of approximately 600°C or lower, and if attempts are made to activate the impurity atoms based on the

thermal treatment alone, it becomes necessary to elevate the temperature to approximately 800°C or higher. In such a case, diffusive doping is inevitable, and as a result, the impurities are reconfigured.

An example of activating methods other than the thermal treatment, which is mentioned in Japanese Patent Disclosure No. Tokkai Sho 56[1981]-24954, is a method wherein impurity atoms are introduced into a semiconductor substrate by the ion implantation method and wherein the impurity atoms are subsequently activated by irradiating a laser beam.

If this method is used in combination with the plasma dope method, however, depressions and protrusions are formed on the Poly-Si surface, and even if a TFT is subsequently prepared, it fails to exhibit satisfactory performances.

The objective of the present invention is to provide a method for manufacturing a thin-film semiconductor device wherein sufficient quantities of activated impurity atoms are introduced to a thin Poly-Si film which has been formed on the surface of an insulating substrate (e.g., glass substrate, etc.) for the purpose of forming an excellent shallow junction.

(Mechanism for solving the problems)

The aforementioned objective can be achieved by implementing a process whereby an impurity atom is introduced into said semiconductor layer in a plasmatized state, a process whereby hydrogen atoms which are introduced together with said impurity atom are removed by means of a thermal treatment at approximately

600°C, and a process whereby the impurity introduced into said semiconductor layer are activated by irradiating a laser beam on the surface of said semiconductor layer, as Figure 3 indicates.

(Functions of the invention)

In a case where impurity atoms are introduced to Poly-Si in a plasmatized state, sufficient quantities ( $\geq 10^{21} \text{ cm}^{-3}$ ) of impurities are introduced to the Poly-Si surface region. Generally speaking, impurities are introduced into reaction chambers in the form of hydrides (e.g.,  $\text{PH}_3$ ,  $\text{B}_2\text{H}_6$ , etc.). In such a case, the hydrogen atoms are also plasmatized, and the concentration of such atoms introduced to the Poly-Si exceeds that of the impurity atoms.

If attempts are made to activate the impurity atoms by means of laser irradiation immediately after the plasma doping, therefore, the hydrogen atoms are quickly desorbed from the Poly-Si substrate, and as a result, depressions and protrusions are formed on the Poly-Si surface.

In a case where a thermal treatment is performed while the temperature of the substrate is being maintained at approximately 600°C after it has been gradually elevated, the hydrogen atoms are gradually released from the Poly-Si substrate, and as a result, a smooth state is maintained on the Poly-Si surface. It is impossible, however, to fully activate the impurity by the aforementioned thermal treatment at approximately 600°C alone. This is presumably attributed to the presence of residual hydrogen in Poly-Si or hydrogen desorption spots.

Next, in a case where an excimer laser, which is a pulsated /3

laser in the ultraviolet region, which is characterized by a high absorption coefficient vis-a-vis Si (silicon), is irradiated, only a thin layer of the Poly-Si surface is melted over a brief period (0.1  $\mu$ s) and then recrystallized. During this process, the impurity atom enters the lattice positions of Si, and the activating efficiency is nearly 100%.

Figure 2 is a diagram which shows an example of the relationship between the laser beam intensity and sheet resistance in a case where a laser beam is irradiated on a sample which has been plasma-doped and thermally treated.

As the figure clearly indicates, the coefficient resistance decreases as the laser beam intensity increases. The sheet resistance is saturated at approximately  $2 \times 10^3 \Omega/\square$  at a laser beam intensity of approximately 150 mJ/cm<sup>2</sup>.

(Application examples of the invention)

In the paragraphs to follow, an application example of the present invention will be explained in detail with reference to figures.

Figure 1 shows the cross-sectional structure of a TFT pertaining to the manufacturing method of an application example of the present invention.

(1) is a glass substrate with a strain temperature of approximately 640°C. While the temperature of the substrate (1) is being maintained at 550°C, the LPCVD film (2) is deposited on the surface of the substrate (1) by the low-pressure CVD (abbreviated as LPCVD) method at a pressure of 1 Torr by using a feed material



obtained by diluting gaseous monosilane at 20% by using helium. The deposition time is 25 min., and the film thickness is 500 Å.

After an island-shaped pattern has been formed on this film by means of an island-photoetching process, the gate-insulating  $\text{SiO}_2$  film (3) is deposited on the entire surface of the LPCVD film (2) by the normal-pressure CVD method at a thickness of 1,000 Å ((a) of this figure).

Next, a Poly-Si film which serves as the gate electrode (6) is deposited at a thickness of 2,000 Å at 550°C and 1 Torr by the LPCVD method. Subsequently, the gate electrode (6) and gate insulating film (5) are formed by means of photoetching.

Subsequently, phosphorus is plasmatized with a high frequency of 13.56 MHz by using 1%  $\text{PH}_3$  as a feed material. After it has been doped into a Poly-Si substrate, which is being heated at 300°C, the source region (3) and the drain region (4) are formed. In this case, phosphorus is also doped into the aforementioned gate electrode (6). The pressure and doping time are 1 Torr and 30 min., respectively.

Subsequently, the temperature of the substrate is gradually elevated to 600°C in  $\text{N}_2$ , and subsequently, a thermal treatment is performed over a 4-hour period. As a result, hydrogen atoms which have been introduced to the substrate are removed.

Subsequently, an XeCl excimer laser, which is a pulsed laser with a wavelength of 308 nm, is irradiated for the purpose of activating the impurity atoms. The laser beam intensity is 300  $\text{mJ/cm}^2$  ((b) of the figure).

Next, a phosphorus glass (abbreviated as "PSG") is deposited at 500 Å at 480°C, and as a result, the passivation film (7) is formed ((c) of the figure).

After a contact-photoetching process has subsequently been implemented, the Al electrode (8) is attached at a thickness of 6,000 Å by the sputter method ((d) of the figure).

The TFT is completed according to the following procedures. The channel width and length of the TFT obtained in the present application example are 50 μm and 10 μm, respectively. The backward-direction leak current ( $V_G = -5$  V; Reese drain voltage  $V_{SD} = 10$  V), which has been calculated based on the drain current  $I_D$ -gate voltage  $V_G$  curve, is  $5 \times 10^{-12}$  A, and its junction characteristics are excellent.

(Effects of the invention)

Sufficient quantities of activated impurity atoms can be introduced to a thin Poly-Si layer formed on a glass substrate in the present invention, and as a result, an excellent shallow junction can be formed.

#### 4. Brief explanation of the figures

Figure 1 shows a cross-sectional view of the production process of an application example of the present invention.

Figure 2 is a diagram which shows the relationship between the laser energy density and sheet resistance.

Figure 3 is a block diagram which shows the outline of the present invention.

(1): Glass substrate; (2): LPCVD film; (3): Source region;

(4): Drain region; (5): Gate insulating film; (6): Gate electrode;  
(7): Passivation film; (8): Al electrode. /4

//Keys to Figure 2 (1) Sheet resistance (2) Laser energy density//  
//Keys to Figure 3 (1) Introduction of impurity to semiconductor  
substrate by the plasma dope method (2) Expulsion of hydrogen as a  
result of a thermal treatment at approximately 600°C (3) Activation  
of impurity by ultraviolet laser beam//

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平1-187814

⑤ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)7月27日

H 01 L 21/265

F-7738-5F

P-7738-5F

29/78

3 1 1

F-7925-5F

審査請求 未請求 請求項の数 3 (全4頁)

⑭ 発明の名称 薄膜半導体装置の製造方法

⑮ 特 願 昭63-12144

⑯ 出 願 昭63(1988)1月22日

⑰ 発 明 者 青 山 隆 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑱ 発 明 者 岡 島 義 昭 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑲ 発 明 者 小 池 義 彦 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 平木 道人

## 明 細 書

## 1. 発明の名称

薄膜半導体装置の製造方法

## 2. 特許請求の範囲

(1) 絶縁性基板と、該絶縁性基板上に形成された半導体層とを有する薄膜半導体装置の製造方法において、

不純物原子をプラズマ状態にして半導体層の中を導入する工程と、

該不純物原子と同時に導入される水素原子を熱処理により取除く工程と、

レーザ光を前記半導体層の表面に照射することにより、該半導体層の中を導入された不純物を活性化させる工程とよりなることを特徴とする薄膜半導体装置の製造方法。

(2) 前記レーザ光の波長は、紫外線領域であることを特徴とする特許請求の範囲第1項記載の薄膜半導体装置の製造方法。

(3) 前記レーザ光は、パルス状のレーザ光である

ことを特徴とする特許請求の範囲第1項または第2項記載の薄膜半導体装置の製造方法。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、薄膜半導体装置の製造方法に係り、特に、アクティブマトリクス方式のディスプレイに好適な薄膜半導体装置の製造方法に関する。

(従来の技術)

従来の、アクティブマトリクス方式のディスプレイに用いる多結晶シリコン(略してPoly-Si)薄膜トランジスタ(略してTFT)の製造方法では、「日経エレクトロニクス」1984年9月10日号第211頁以降に記載されているように、イオン打込み法により不純物原子を半導体層の中を導入し、その後、約600℃の熱活性化を行って、ソース、ドレイン領域を形成していた。

上記したイオン打込み法により形成されたTFTを用いたディスプレイにおいて、ディスプレイの画質を向上させるためには、Poly-Siの膜厚を薄くしてTFTの逆方向リーク電流

開平1-187814(2)

を低減させる必要がある。

Poly-Siの膜厚を薄くするためには、ソース領域およびドレイン領域に良い接合を形成しなければならない。しかしながら、Poly-Si膜厚が約600Å以下になると、イオン打込み法では、不純物原子が半導体層を突き抜けてしまい、良好な接合が形成できない。

イオン打込み法にかわる新たな不純物導入法としては、アイ・イー・イー・イー エレクトロンデバイス レター、イー・デー・エル・6、(1985)第291頁(IEEE Electron Dev. Lett., EDL-6, (1985) P291)に記載されているレーザドーピング法、あるいは、特開昭61-14762号公報に記載されているプラズマドーピング法が検討されるようになってきた。

(発明が解決しようとする課題)

レーザドーピング法は、ドーピングしようとする不純物を含んだガス中に半導体基板を置き、上からレーザ光を照射して半導体層を溶かし、半導体表面に吸着していた不純物原子を半導体中にドーピングする

ものである。

このレーザドーピング法においては、良い接合はできるが、必ずしも十分な不純物原子が半導体基板表面に導入されず、低い値のシート抵抗が得られない。

一方、プラズマドーピング法は、ドーピングする不純物を含んだガスを高周波あるいは直流バイアスによりプラズマ化し、不純物原子を半導体中にドーピングするものである。

このプラズマドーピング法では、レーザドーピング法に比べてより多くの不純物原子が半導体中に導入される。しかしながら、該プラズマドーピング法では、約600℃以下の熱処理では不純物原子が十分に活性化されず、不純物原子の活性化を熱処理だけで行おうとすると、約800℃以上の温度が必要となるうえ、拡散によるドーピングが発生し、不純物の再配置が起るという問題がある。

熱処理以外の活性化法としては、特開昭56-24954号公報に記載されているように、イオン打込み法によって不純物原子を半導体基板内に

導入し、その後、レーザ光を照射することによって不純物原子を活性化する方法がある。

しかしながら、この方法をプラズマドーピング法に用いると、Poly-Si表面に凹凸が生じてしまい、その後、TFTを作型しても良好な特性が得られない。

本発明の目的は、ガラス基板等の絶縁性基板の表面に形成される薄いPoly-Si中に十分な量の活性化した不純物原子を導入し、浅い、良好な接合を形成することが可能な、薄膜半導体装置の製造方法を提供することである。

(課題を解決するための手段)

上記目的は、第3図に示すように不純物原子をプラズマ状態にして半導体層中に導入する工程と、不純物原子と同時に半導体層中に導入された水素原子を約600℃の熱処理工程で除去する工程と、紫外光領域であり、パルス状のレーザ光を照射することにより、半導体層中の不純物原子の活性化を行う工程とを採用することにより達成される。

(作用)

不純物原子をプラズマ状態にしてPoly-Si中に導入すると、十分な量( $\geq 10^{21} \text{cm}^{-3}$ )の不純物がPoly-Si表面領域に導入される。しかし、一般に不純物原子は、たとえば $\text{PH}_3$ 、 $\text{B}_2\text{H}_6$ 等の水素化合物として反応室に導入されるため、水素原子もプラズマ状態になり、これが不純物原子の濃度以上にPoly-Si中に導入される。

従って、プラズマドーピング後直ちにレーザ照射により不純物原子の活性化を試みると、水素原子が急激にPoly-Si基板から抜け出してPoly-Si表面に凹凸を作る。

一方、あらかじめ基板をゆるやかに加熱して約600℃に保って熱処理を施すと、水素がPoly-Si基板から徐々に抜け出し、Poly-Si表面はなめらかな状態に保たれる。その反面、上記した約600℃の熱処理だけでは不純物の活性化が十分に起らない。これは、Poly-Si中の残留水素、あるいは、水素の抜けあとのためと考えられる。

## 特開平1-187814(3)

次に、Si（シリコン）に対して吸収係数の大きい紫外光領域であり、パルス状のレーザであるエキシマレーザを照射すると、Poly-Si表面から薄い領域だけが短時間（≒0.1μs）溶融し、再結晶化する際、不純物原子はSiの格子位置に入り100%近い活性化が起る。

第2図は、プラズマドーブ後、熱処理を施した試料にレーザを照射した際のレーザ光強度とシート抵抗との関係の一例を示した図である。

同図より明らかなように、レーザ光強度を大きくしていくとシート抵抗は小さくなり、レーザ光強度が約150mJ/cm<sup>2</sup>の時点でシート抵抗は飽和し、約 $2 \times 10^3 \Omega/\square$ の値になる。

（実施例）

以下、本発明の一実施例を図面を用いて詳細に説明する。

第1図は本発明の実施例の製造方法を示すTFTの断面構造である。

1は至温度約640℃のガラス基板である。基板1を550℃に保ち、ヘリウムで20%に希釈

したモノシランガスを原料として、減圧CVD（Low Pressure CVD、略してLPCVD）法により圧力1Torrの条件でLPCVD膜2を基板1の表面に堆積させる。堆積時間は25分間で膜厚は500Åである。

この膜をアイランドホットエッチング工程を通して島状のパターンとした後、常圧CVD法によりゲート絶縁膜用のSiO<sub>2</sub>膜5をLPCVD膜2の全面に1000Å堆積させる〔同図(a)〕。

次に、ゲート電極6用のPoly-Si膜をLPCVD法により550℃、1Torrの条件で2000Å堆積させる。その後、ゲート電極6とゲート絶縁膜5をホットエッチングで形成する。

続いて、1%PH<sub>3</sub>を原料として、13.56MHzの高周波によりリンをプラズマ化して、300℃に保ったPoly-Si基板中にドーブし、ソース領域3、ドレイン領域4を形成する。このとき、前記ゲート電極6にもリンがドーブされる。圧力は1Torr、ドーブ時間は30分間である。

（発明の効果）

本発明によれば、ガラス基板上の薄いPoly-Si中に十分な量の活性化した不純物原子を導入することができ、薄い、良好な接合を形成することができる。

## 4. 図面の簡単な説明

第1図は本発明の一実施例の製造工程を示す断面図である。

第2図はレーザエネルギー密度とシート抵抗との関係を示す図である。

第3図は本発明の概略を示すブロック図である。

1…ガラス基板、2…LPCVD膜、3…ソース領域、4…ドレイン領域、5…ゲート絶縁膜、6…ゲート電極、7…パッシベーション膜、8…Al電極

代理人 井隈士 平 木 道 人

次に、N<sub>2</sub>中において基板を600℃までゆるやかに加熱し、4時間の熱処理を行って基板中に導入された水素原子を排除く。

続いて、波長が308nmであって、パルス状のレーザであるXeClエキシマレーザを照射して不純物原子の活性化を行う。レーザ光強度は300mJ/cm<sup>2</sup>である〔同図(b)〕。

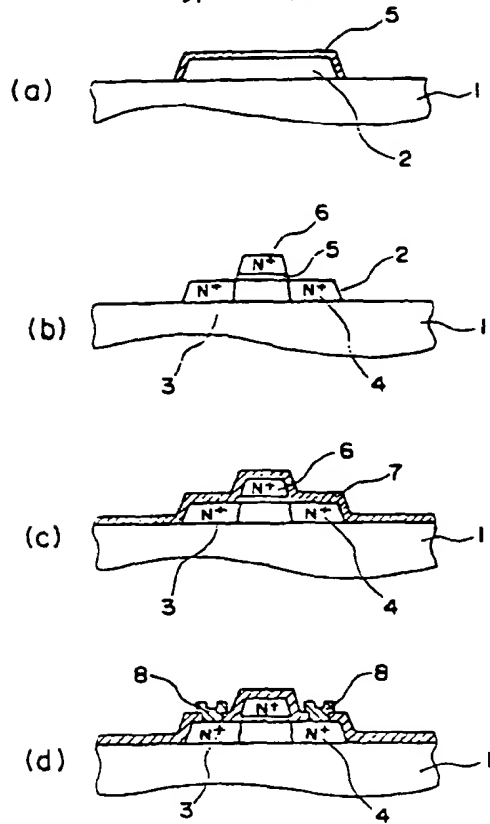
次に、リンガラス（略してPSG）を480℃で5000Å堆積させて、パッシベーション膜7を形成する〔同図(c)〕。

次に、コンタクト用のホットエッチング工程の後、Al電極8をスパッタ法により6000Å付ける〔同図(d)〕。

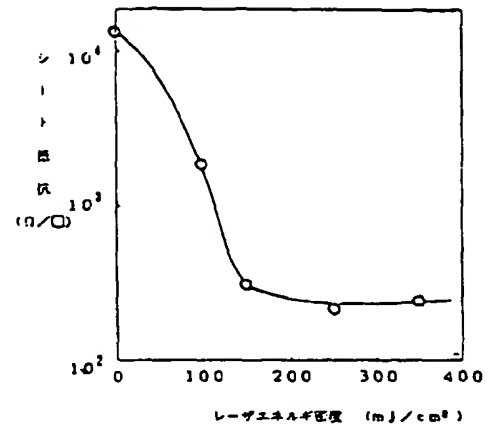
以上でTFTが完成する。本実施例のTFTのチャネル幅、チャネル長は、それぞれ50μm、10μmであり、ドレイン電流I<sub>D</sub>-ゲート電圧V<sub>G</sub>カーブから求めた逆方向リーク電流（V<sub>G</sub>=-5V、リース・ドレイン電圧V<sub>SD</sub>=10V）は $5 \times 10^{-12}$ Aであり、接合特性は良好であることがわかる。

特開平1-187814(4)

第 1 図



第 2 図



第 3 図

